

REC'D 15 AUG 2003

WIPO

PCT

PCT/PTO 08 JUL 2004

PCT/JP 03/05222

30.06.03

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2002年 4月26日

出 願 番 号
Application Number: 特願2002-125592

[ST. 10/C]: [JP 2002-125592]

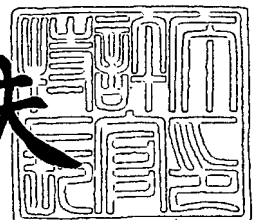
出 願 人
Applicant(s): 三洋電機株式会社
鳥取三洋電機株式会社

**PRIORITY
DOCUMENT**
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年 7月31日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願
【整理番号】 BCA2-0114
【提出日】 平成14年 4月26日
【あて先】 特許庁長官殿
【国際特許分類】 G09F 9/30
H05B 33/26

【発明者】

【住所又は居所】 鳥取県鳥取市南吉方3丁目201番地 鳥取三洋電機株式会社内

【氏名】 森田 聡

【発明者】

【住所又は居所】 鳥取県鳥取市南吉方3丁目201番地 鳥取三洋電機株式会社内

【氏名】 小林 修

【発明者】

【住所又は居所】 鳥取県鳥取市南吉方3丁目201番地 鳥取三洋電機株式会社内

【氏名】 田中 慎一郎

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【特許出願人】

【識別番号】 000214892

【氏名又は名称】 鳥取三洋電機株式会社

【代理人】

【識別番号】 100111383

【弁理士】

【氏名又は名称】 芝野 正雅

【連絡先】 03-3837-7751 知的財産センター 東京事務所

【手数料の表示】

【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904451

【包括委任状番号】 9904463

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置

【特許請求の範囲】

【請求項1】 複数の画素をマトリクス状に配置した表示装置において、各画素内に設けた発光素子と、各画素毎に設けると共に前記発光素子を発光させる薄膜トランジスタとを備え、前記薄膜トランジスタの半導体層がアモルファスシリコンであることを特徴とする表示装置。

【請求項2】 ゲート線とソース線を直交配置し、前記ゲート線と前記ソース線で囲まれる領域に画素を配置し、前記ゲート線又は前記ソース線と平行に電力供給線を配置した表示装置において、ゲート電極が前記ゲート線に、ソース電極が前記ソース線にそれぞれ接続した第1薄膜トランジスタと、ゲート電極が前記第1薄膜トランジスタのドレイン電極に、ソース電極が電力供給線に、ドレイン電極が発光素子にそれぞれ接続した第2薄膜トランジスタを有することを特徴とする請求項1記載の表示装置。

【請求項3】 前記第2薄膜トランジスタは、ソース・ドレイン電極のうち一方の電極はほぼ棒状に形成され、他方の電極は一方の電極を囲むような形状に形成されたことを特徴とする請求項2記載の表示装置。

【請求項4】 前記第2薄膜トランジスタは、U字状のソース電極と、前記U字状の二又の間に配置されたドレイン電極とを有することを特徴とする請求項2記載の表示装置。

【請求項5】 前記第2薄膜トランジスタのチャネル幅を第1薄膜トランジスタのチャネル幅の4倍以上にしたことを特徴とする請求項2～請求項4のいずれかに記載の表示装置。

【請求項6】 前記第1薄膜トランジスタをゲート線上に形成したことを特徴とする請求項2～請求項5のいずれかに記載の表示装置。

【請求項7】 前記発光素子が有機エレクトロルミネッセンスであることを特徴とする請求項1～請求項6のいずれかに記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は発光素子をマトリクス状に配置した表示装置に関する。

【0002】**【従来の技術】**

近年、フラットパネルディスプレイとして携帯電話から大型テレビに至るまでLCDが広く用いられている。しかしLCDは自発光型ではないため視野角が狭く、バックライトなどの光源を必要とするため低消費電力化にも限界があった。そこでLCDに代わる表示装置として、例えば有機エレクトロルミネッセンス（以下、有機ELという）を用いた自発光型の表示装置が研究されている。

【0003】

これは有機EL素子を備えた画素をマトリクス状に配置し、各有機EL素子を駆動して発光させて画像表示を行う。この駆動方式としてアクティブマトリクス方式を用いた場合、各画素に薄膜トランジスタ（以下、TFTという）を設けて各画素を独立して駆動できるため、高精細で高輝度な表示を得ることができ、さらに高効率な発光特性が得られ、低消費電力化を実現することが可能となる。この表示装置では、画素毎に、一对の電極により発光層を挟み込んだ有機EL素子と、有機EL素子の一方の電極に電流を供給する駆動TFTと、この駆動TFTの動作を制御するスイッチングTFTを設けている。一般に、この駆動TFTやスイッチングTFTには、活性層が多結晶化したポリシリコン型TFTが用いられている。

【0004】**【発明が解決しようとする課題】**

しかしながら、駆動TFTやスイッチングTFTがポリシリコン型TFTの場合、製造工程が複雑で且つ難しく、高い製造技術や高価な製造装置を必要としていた。したがって、それだけ完成品の表示装置の高価になってしまう。また、活性層を均一に多結晶化することが難しいため、特性が均一なTFTを大面積で製造することが難しく、大型化への支障になっていた。

【0005】

そこで本発明は、容易にTFTが製造でき、大型化にも適した自発光型の表示

装置を提供することを目的とする。

【0006】

【課題を解決するための手段】

上記課題を解決するために本発明の表示装置は、複数の画素をマトリクス状に配置し、各画素内に設けた発光素子と、各画素に設けると共に発光素子を発光させるTFTとを備え、TFTの半導体層がアモルファスシリコンであることを特徴とする。これによりポリシリコン型TFTを不要にできるため、製造工程が容易になり、低価格で大画面化に適した表示装置が実現できる。

【0007】

また、発光素子を発光させるTFTとして、発光素子に電流を供給する第2TFTと第2TFTをON・OFFさせる第1TFTを備える。そしてゲート線とソース線を直交配置し、ゲート線とソース線で囲まれる領域に画素を配置し、ゲート線又はソース線と平行に電力供給線を配置した表示装置において、ゲート電極がゲート線に、ソース電極がソース線にそれぞれ接続した第1TFTと、ゲート電極が第1TFTのドレイン電極に、ソース電極が電力供給線に、ドレイン電極が発光素子にそれぞれ接続した第2TFTを有することを特徴とする。

【0008】

そして第2TFTは、ソース・ドレイン電極のうち一方の電極はほぼ棒状に形成され、他方の電極は一方の電極を囲むような形状に形成されている。また、第2TFTは、U字状のソース電極と、U字状の二又の間に配置されたドレイン電極とを有する。また、第2TFTのチャンネル幅を第1TFTのチャンネル幅の4倍以上にしたことを特徴とする。

【0009】

こうして第2TFTから発光素子への大きな電流を供給することが可能となり、第2TFTとしてアモルファス型TFTを用いても、高輝度で高画質な表示が得られる。

【0010】

また、第1TFTをゲート線上に形成したことを特徴とする。これにより第1TFTの配置スペースを小さくすることができ、その分だけ第2TFTの設置ス

ペースを広く確保することができる。

【0011】

また、発光素子が有機エレクトロルミネッセンスであることを特徴とする。これにより高精細な表示が得られる。

【0012】

【発明の実施の形態】

以下、本発明の実施の形態を図に基づいて説明する。図1は本発明の表示装置の画素周辺の平面図、図2は画素内に設けられた発光素子の断面概略図、図3は画素部分の回路図を模式的に示した図である。この実施例では発光素子に有機EL素子1を用いる。また図2に示す対向電極33は、図面を分かり易くする為に図1では省略している。

【0013】

表示領域ではゲート線2とソース線3がマトリクス状に配線され、ゲート線2とソース線3で囲まれた部分に画素が形成される。各画素内には発光層16に有機ELを用いた有機EL素子1が設けられ、この有機EL素子1に電力供給線4からの電流を供給する第2TFT5と、第2TFT5のON/OFFを制御する第1TFT6がそれぞれ形成されている。そして電力供給線4から有機EL素子1に電流を供給すると発光層16がそれぞれの色で発光し、電流値を制御することで輝度の調整ができる。

【0014】

ガラス基板30上には複数のゲート線2を平行に配線し、ゲート線2に沿って3本の電力供給線4を配線する。ゲート線2と電力供給線4はともに同一工程で同時形成され、A1とMoの積層により形成される。3本の電力供給線4はそれぞれ画素のR、G、Bに対応して設けられ、R用電力供給線4Rは赤色の発光層16(R)を有する有機EL素子1に、G用電力供給線4Gは緑色の発光層16(G)を有する有機EL素子1に、B用電力供給線4は青色の発光層16(B)を有する有機EL素子1にそれぞれ接続する。有機EL素子1は発光材料によって発する色が異なるが、それと同時にその発光効率が異なるため、色毎に電力供給線4を設け、それぞれの色に適した電流を供給することで最適なフルカラー表

示が可能になる。

【0015】

ゲート線2や電力供給線4を形成するときに、電力供給線4と有機EL素子1の間には第2 TFT 5のゲート電極10が同時に形成される。このゲート電極10は電力供給線4に沿って横長状に形成され、その一方の短辺が直線状に、他方の短辺が円弧状になっている。第2 TFT 5は有機EL素子1に電流を供給する役割を果たすため、ONのときにできるだけ大きな電流を流す必要があり、そのため第2 TFT 5のゲート電極10はできるだけ大きく形成される。また第1 TFT 6ではゲート線2をゲート電極として利用しているため、特別にゲート電極を設けなくてもすみ、第1 TFT 6の配置スペースを小さくできる。そして、ゲート線2とソース線3で囲まれた領域内で第1 TFT 6の配置スペースを小さくすることで、それだけ第2 TFT 5の配置スペースを大きく取ることができる。

【0016】

ガラス基板30上にはSiNxからなるゲート絶縁膜31が積層され、このゲート絶縁膜31によってゲート線2や電力供給線4を覆っている。ゲート絶縁膜31上にはアモルファスシリコン層（以下、a-Siという）が積層され、フォトリソグラフィ法によりTFT 5、6の半導体層（活性層）7、13に該当する部分だけ残される。このとき第2 TFT 5のa-Si 7は、ゲート電極10の外縁に沿った形状をしており、ゲート電極10の大部分に積層され、ゲート電極10の短辺部や円弧状部から一部はみ出ている。また第1 TFT 6のa-Si 13はゲート線2にまたがった四角形状をしている。

【0017】

a-Si 7、13やゲート絶縁膜31上にはAlとMoを積層した金属層が形成され、この金属層をフォトリソグラフィ法によりパターニングしてソース線3やTFT 5、6のソース・ドレイン電極などを形成する。このときソース線3はゲート線2と直交して設けられ、ソース線3からはゲート線2との交差部付近で第1 TFT 6のa-Si 13上まで伸びるソース電極11が突出している。第1 TFT 6のドレイン電極12は後述する透明電極21を介して第2 TFT 5のゲート電極10と接続し、第1 TFT 6がONになったときに第2 TFT 5のゲ

ート電極10にソース線3を流れる電圧を供給している。第1TF T6のドレイン電極12はゲート絶縁膜31を間に挟んで電力供給線4を覆っており、電力供給線4とドレイン電極12によって補助容量34を形成している。特にa-Si型TF Tの場合は、ポリシリコン型TF Tに比較してゲート絶縁膜31が厚くなるため、それだけ補助容量34の容量が小さくなる。そのため、その容量不足を補うためにできるだけドレイン電極12で電力供給線4を覆っている部分が広い方がよく、ドレイン電極12により画素内の電力供給線4の大部分を覆っている。

【0018】

第2TF T5内には、ほぼU字状のソース電極8と、このソース電極8の二又の間に位置するほぼ棒状のドレイン電極9とが形成されている。このソース電極8にはドレイン電極9と対向していない外縁部分から突出して電極線4付近まで伸びた電極8aが形成され、後述する透明電極19を介して各画素の色に応じた電力供給線4に接続されている。またドレイン電極9にはa-Si7からでた部分で有機EL素子1側に曲がり、有機EL素子1の画素電極14まで伸びた電極9aが形成され、画素電極14と電氣的に接続している。

【0019】

第2TF T5のソース電極8の外縁はゲート電極10の外縁に沿った形状をしており、U字状の二又部分はゲート電極10上でできるだけ長くなっており、ドレイン電極9もソース電極8の二又部分の形状に対応して細長く形成されている。第2TF T5では電力供給線4の電流を画素電極14に供給する必要があるため、ON状態のときにできるだけ電流を流す必要がある。a-Si型TF Tはポリシリコン型TF Tよりも電流が流れ難いため、第2TF T5にa-Si型TF Tを用いる場合には、このTF T5をできるだけ大きくする必要がある。つまり、電流を流しやすくするためにはチャンネル長を小さくしてチャンネル幅を大きくすればよいが、チャンネル長を小さくすることは製造技術上の限界があるため、第2TF T5をできるだけ大きくしチャンネル幅を大きくした方が有効である。そこで、この実施例ではソース・ドレイン電極8、9の形状を工夫して、第2TF T5によりできるだけ電流が流れるようにしている。つまり第2TF T5のゲート電

極10を横長にして、ソース電極8とドレイン電極9を細長くすることで、限られたスペース内でチャンネル幅を大きく取ることができる。さらにソース電極8をU字状にして、U字状の二又の間にドレイン電極9を配置することで、ドレイン電極9の両側にソース電極8が位置してチャンネル幅が2倍になるため、少ないスペースで有効にチャンネル幅を大きくすることができる。

【0020】

第1TF T6は第2TF T5をON状態にするだけの電圧が流れればよいので、そのチャンネル幅はあまり大きくしなくてもよい。そして第1TF T6を小さくすれば、それだけ第2TF T5を配置するスペースを設けることができ、第2TF T5を大きくできる。第1TF T6ではソース電極11とドレイン電極12がa-Si13上で互いの一辺が対向しているだけだが、第2TF T5ではドレイン電極9を囲むようにソース電極8が配置されているため、それだけチャンネル幅が大きくなり、またこの実施例では第2TF T5におけるソース電極8と対向するドレイン電極9の長さは第1TF T6のチャンネル幅の3倍以上あるため、第2TF T5のチャンネル幅は第1TF T6のチャンネル幅の6倍以上になる。このように第2TF T5のチャンネル幅を大きく確保すれば、第2TF Tにa-Si型TF Tを用いた場合でも最適な表示を実現できた。なお、この実施例では第2TF T5を可能な限り大きくしているため第2TF T5のチャンネル幅が第1TF T6のチャンネル幅の6倍になったが、第2TF T5のチャンネル幅を第1TF T6のチャンネル幅の4倍以上にすれば高品位な表示が得られる。また、この実施例では第1TF T6と第2TF T5のチャンネル長はほぼ同じ大きさに設定されているが、第2TF T5のチャンネル長を第1TF T6のチャンネル長よりも小さくすれば、それだけ電流が流れやすくなる。

【0021】

ソース線3やTF T5、6を覆うようにSiNxからなる絶縁膜32が形成され、絶縁膜32上にIZOからなる透明電極が積層される。この透明電極をフォトリソグラフィ法によりパターンニングして画素電極14が形成される。この画素電極14は各画素内に位置してほぼ楕円形状をしており、その一部分が第2TF T5のドレイン電極9aの一部と重なるように張り出ている。この画素電極1

4とドレイン電極9aが重なる部分では、ドレイン電極9a上の絶縁膜32にコンタクトホール23が形成され、画素電極14はコンタクトホール23を介してドレイン電極9aと電氣的に接続している。

【0022】

画素電極14を形成するときに、透明電極を電力供給線4と第2TFT5のソース電極8aの間にも残し、電力供給線4とソース電極8aを電氣的に接続している。つまり画素に対応した電力供給線4上ではゲート絶縁膜31及び絶縁膜32に電力供給線4の一部が露出するようにコンタクトホール18aが形成され、第2TFT5のソース電極8a上では絶縁膜32にソース電極8aの一部が露出するようにコンタクトホール18bが形成され、透明電極19は両コンタクトホール18a、18bで露出した電力供給線4、ソース電極8aに接触する。

【0023】

また、透明電極21は第1TFT6のドレイン電極12と第2TFT5のゲート電極10の間にも残され、両者10、12を電氣的に接続している。このときも第1TFT6のドレイン電極12上の絶縁膜32にドレイン電極12が露出するようにコンタクトホール20aを形成し、第2TFT5のゲート電極10上のゲート絶縁膜31及び絶縁膜32にゲート電極10が露出するようにコンタクトホール20bを形成し、透明電極21は両コンタクトホール20a、20bで露出したドレイン電極12、ゲート電極10に接触する。

【0024】

15はSiO₂からなる保護膜であり、絶縁膜32上に形成され、画素電極14の周縁部分に重なっている。つまり保護膜15は画素電極14の周縁部分を覆っているが、画素電極14の中央部分を含む大部分で取除かれている。17は保護膜15上に形成されたノボラック樹脂からなるバンク層であり、保護膜15や絶縁膜32よりも厚く形成される。このバンク層17で囲まれた領域内に発光材料である有機ELが塗布されるため、バンク層17は画素電極14の外縁に沿って画素電極14を囲むように形成される。発光材料を溜めるだけであればバンク層17は画素電極14の周囲に設けてあればよいが、この実施例では両TFT5、6や電力供給線4上にも設けられ、第2TFT5と画素電極14の間には一部

のバンク層 17 を取除いた溝 34 が形成されている。なおバンク層 17 は絶縁体であればよく、ノボラック樹脂以外の有機樹脂または無機樹脂で形成してもよい。

【0025】

画素電極 14 上には各画素の色に対応した発光材料がインクジェット方式により塗布され、バンク層 17 で囲まれた領域内にたまる。この発光材料には有機 EL が用いられ、例えば共役高分子前駆体が用いられる。その後、加熱処理により発光材料が高分子化し、画素毎に R、G、B の発光層 16 が形成される。

【0026】

33 は A1 による対向電極であり、発光層 16 上に積層される。対向電極 33 は表示領域全体に形成され、所定の電圧が供給されている。この対向電極 33 を金属層で構成すれば発光層 16 による発光が可能になるため、対向電極 33 を A1 以外の金属で形成してもよいが、この実施例のように対向電極 33 を A1 のような反射率の高い金属層で構成すれば、発光層 16 からの光を効率よく表示に利用することでき、高輝度な表示を実現できる。画素電極 14 にしきい値以上の電流が供給されると発光層 16 が発光し、その光をガラス基板 30 側から観察することができる。

【0027】

例えば、R、G用の電力供給線 4 に +8 V ($V_{dd}(R)$ 、 $V_{dd}(G)$) を、B用の電力供給線 4 に +10 V ($V_{dd}(B)$) を、対向電極 33 に -3 V をそれぞれ供給した場合、ゲート線 2 に走査信号を出力し、ソース線 3 にデータ信号を供給すると、走査された第 1 TFT 6 が ON になり、そのときにソース線 3 に流れるデータ信号が第 1 TFT 6 のドレイン電極 12 を介して第 2 TFT 5 のゲート電極 10 に供給され、第 2 TFT 5 が ON になる。その後、第 1 TFT 6 が OFF になっても補助容量 34 により第 2 TFT 5 の ON 状態を維持するので、対応する電力供給線 4 を流れる電流が第 2 TFT 5 を介して画素電極 14 に供給される。そして画素電極 14 と対向電極 33 の間で所定以上の電位差が生じ、発光層 16 に電流が流れ発光材料に応じた色の光を発する。なお、有機 EL では青色の発光材料の発光効率が他の色の発光材料の発光効率よりも悪いため、青色の画素の画素

電極14には他の画素の画素電極14よりも高い電圧が供給される。

【0028】

本発明は、有機EL素子に電流を供給するTFTをa-Si型TFTで形成することを目的としたものであり、これによりポリシリコン型TFTを製造する必要がなくなるため、製造工程を簡単にでき、安価な表示装置を得ることができる。そしてこの本発明の要旨を逸脱しない範囲であれば上記実施例以外の形態も可能である。例えばこの実施例では第2TFTのソース電極をU字形状にしたが、第2TFTにより有機EL素子に十分な電流が供給できる構成であれば、第2TFTのソース・ドレイン電極を他の形状にしてもよく、ソース電極をコ字状にしてドレイン電極を棒状にしたり、ドレイン電極をU字状にしてソース電極を棒状にしてもよい。

【0029】

【発明の効果】

本発明によれば、発光素子に接続するTFTをa-Si型TFTで構成するため、製造工程が簡単になり、低価格で大画面化に適した表示装置を得ることができる。また、発光素子の画素電極に電流を供給するTFTを、U字状のソース電極とU字状の二又の間に位置するドレイン電極にしたため、a-Si型TFTでも大きな電流を流すことが可能になり、高輝度で高画質な表示が得られる。

【図面の簡単な説明】

【図1】

本発明の実施例である表示装置の画素周辺の平面図である。

【図2】

画素内に設けられた発光素子の断面概略図である。

【図3】

画素部分の回路図を模式的に示した図である。

【符号の説明】

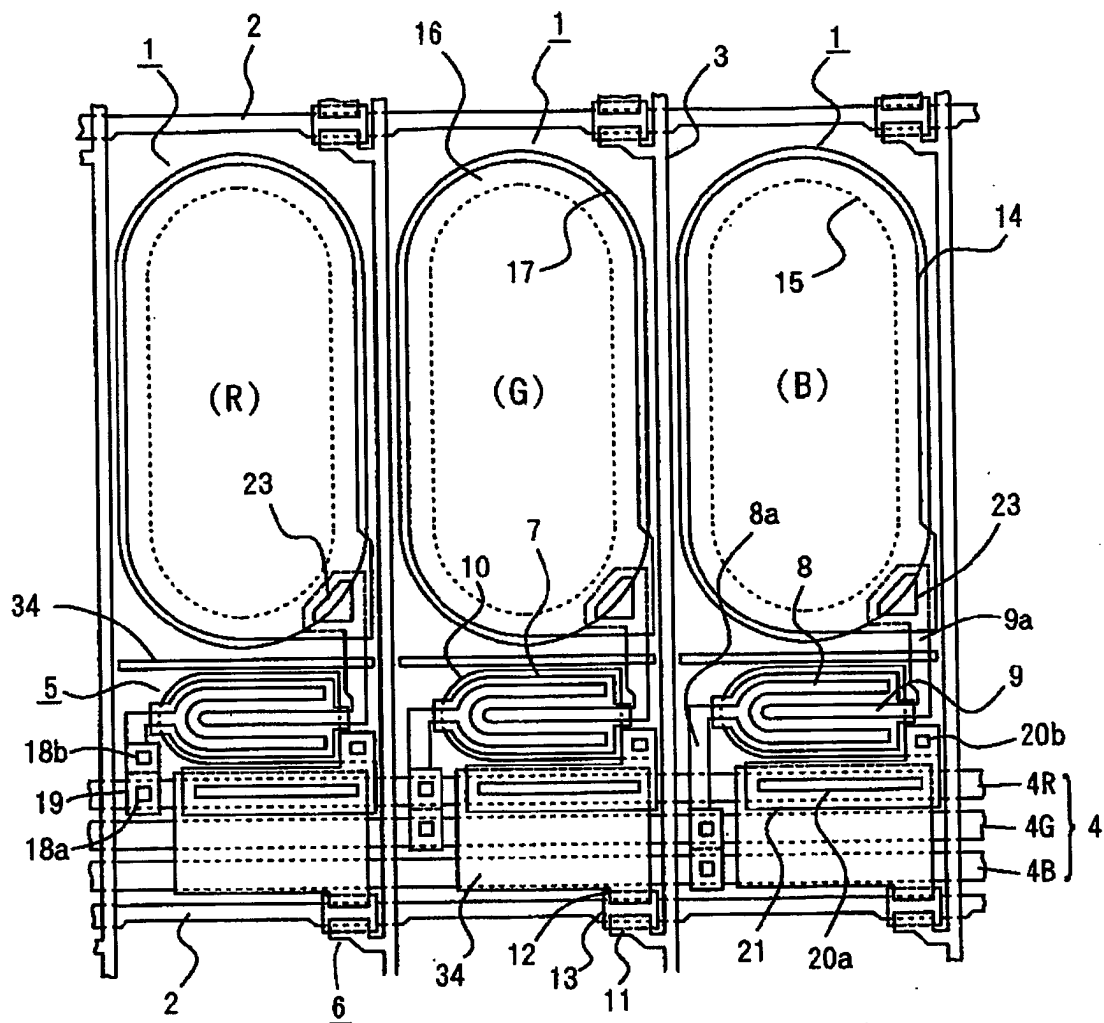
- 1 有機EL素子
- 2 ゲート線
- 3 ソース線

- 4 電力供給線
- 5 第2 TFT
- 6 第1 TFT
- 7、13 半導体層
- 8、11 ソース電極
- 9、12 ドレイン電極
- 14 画素電極
- 16 発光層
- 33 対向電極

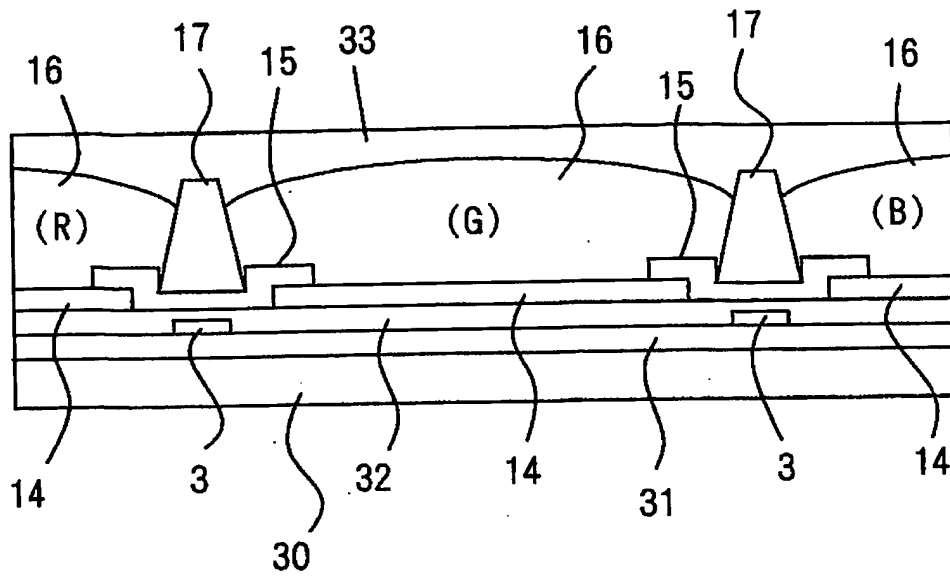
【書類名】

図面

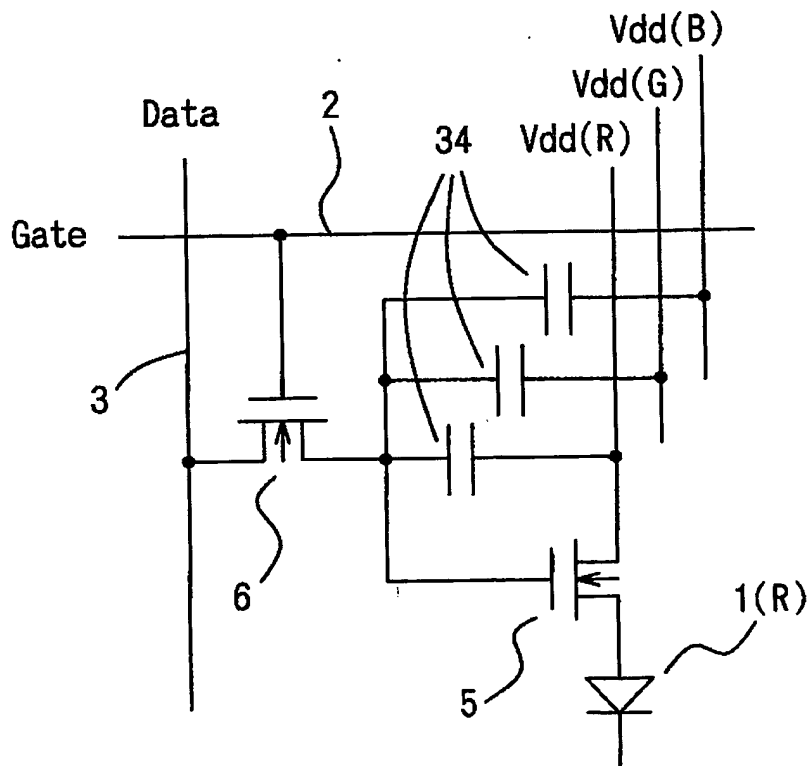
【図1】



【図2】



【図3】



【書類名】 要約書

【要約】

【課題】 製造工程が簡単で、低価格化、大画面化が可能な表示装置を提供することを目的とする。

【解決手段】 発光素子1を備えた画素をマトリクス状に配置して表示領域を形成する表示装置であって、各画素毎に発光素子1を駆動するTFT5、6を配置する。そしてこのTFT5、6には、半導体層7、13がアモルファスシリコンであるa-Si型TFTを用いる。そして発光素子1の画素電極14に接続するTFT5では、ソース電極8がU字状に形成され、ドレイン電極9がソース電極8のU字状の二又間に位置する棒状に形成されている。

【選択図】 図1

特願 2 0 0 2 - 1 2 5 5 9 2

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 1 8 8 9]

1. 変更年月日

1 9 9 0 年 8 月 2 4 日

[変更理由]

新規登録

住 所

大阪府守口市京阪本通 2 丁目 1 8 番地

氏 名

三洋電機株式会社

2. 変更年月日

1 9 9 3 年 1 0 月 2 0 日

[変更理由]

住所変更

住 所

大阪府守口市京阪本通 2 丁目 5 番 5 号

氏 名

三洋電機株式会社

特願 2 0 0 2 - 1 2 5 5 9 2

出 願 人 履 歴 情 報

識別番号

[0 0 0 2 1 4 8 9 2]

1. 変更年月日

1 9 9 0 年 8 月 2 4 日

[変更理由]

新規登録

住 所

鳥取県鳥取市南吉方3丁目201番地

氏 名

鳥取三洋電機株式会社